

CLIPPEDIMAGE= JP361229361A

PAT-NO: JP361229361A

DOCUMENT-IDENTIFIER: JP 61229361 A

TITLE: NEGATIVE RESISTANCE BIPOLAR TRANSISTOR

PUBN-DATE: October 13, 1986

INVENTOR-INFORMATION:

NAME

OTA, KUNIKAZU

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP60071411

APPL-DATE: April 4, 1985

INT-CL (IPC): H01L029/70;H01L029/20

US-CL-CURRENT: 257/25

ABSTRACT:

PURPOSE: To improve the high frequency characteristics by forming the base with the superlattice which exhibits the negative resistance when high voltage is impressed, and giving the collector the negative resistance.

CONSTITUTION: The transistor is constituted of the GaAs semiconductor substrate 1, the N-type GaAs collector 2, the P-type base 3, the barrier layer 4 and the N-type GaAs emitter 5. The P-type base 3 is the superlattice layer formed by alternatively growing the Al_xGa_{1-x}As and the GaAs layers of 50Å thick, wherein the P-type impurity is doped. The barrier layer 4 is thinly formed with the N-type

Al_yGa_{1-y}As of about 20Å thick. When the high inverse bias voltage is impressed and the depletion layer extends in the base, the intense electromagnetic field is produced in the base, and the superlattice base exhibits the negative resistance. Thus the collector resistance shows the negative value.

COPYRIGHT: (C)1986, JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-229361

⑮ Int.Cl.⁴

H 01 L 29/70
29/20

識別記号

庁内整理番号

8526-5F
8526-5F

⑬ 公開 昭和61年(1986)10月13日

審査請求 未請求 発明の数 2 (全3頁)

⑭ 発明の名称 負性抵抗バイポーラトランジスタ

⑯ 特 願 昭60-71411

⑰ 出 願 昭60(1985)4月4日

⑱ 発 明 者 太 田 邦 一 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

負性抵抗バイポーラトランジスタ

2. 特許請求の範囲

(1) 一導電型のコレクタと、超格子で形成される

反対導電型のベースと一導電型エミッタとを有する負性抵抗バイポーラトランジスタにおいて、前記ベースが高電界印加で負性抵抗を示す超格子で形成され、前記エミッタとベースとの間に設けられ前記ベース・コレクタ間に高電圧が印加されたときエミッタ・コレクタ・パンチスルーが発生するのを防止するバリア層を設けたことを特徴とする負性抵抗バイポーラトランジスタ。

(2) 一導電型のコレクタと、超格子で形成される

反対導電型のベースと一導電型エミッタとを有する負性抵抗バイポーラトランジスタにおいて、前記ベースの井戸の深さを一定に保ったままエ

ミッタからコレクタに向うに従って前記ベースのバンドギャップが狭くなるように傾斜をつけ、前記エミッタとベースとの間に設けられエミッタ・コレクタ・パンチスルーが発生するのを防止するバリア層を設けたことを特徴とする負性抵抗バイポーラトランジスタ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、高速のデジタル回路又は高周波回路に適する負性抵抗バイポーラトランジスタに関する。

(従来技術の問題点)

従来、バイポーラトランジスタではコレクタ抵抗のために、トランジスタの遮断周波数を上げるのが難しいという問題があった。

(発明の目的)

本発明の目的は、コレクタに負性抵抗を与えることによって高周波特性を改良した負性抵抗バイポーラトランジスタを提供することにある。

(発明の構成)

本第1の発明の負性抵抗バイポーラトランジスタは、一導電型のコレクタと、超格子で形成される反対導電型のベースと一導電型エミッタとを有する負性抵抗バイポーラトランジスタにおいて、前記ベースが高電界印加で負性抵抗を示す超格子で形成され、前記エミッタとベースとの間に設けられ前記ベース・コレクタ間に高電圧が印加されたときエミッタ・コレクタ・パンチスルーが発生するのを防止するバリア層を設けたことを特徴として構成される。

本第2の発明の負性抵抗バイポーラトランジスタは、一導電型のコレクタと、超格子で形成される反対導電型のベースと一導電型エミッタとを有する負性抵抗バイポーラトランジスタにおいて、前記ベースの井戸の深さを一定に保ったままエミッタからコレクタに向い従って前記ベースのバンドギャップが狭くなるように傾斜をつけ、前記エミッタとベースとの間に設けられエミッタ・コレクタ・パンチスルーが発生するのを防止するバ

リア層を設けたことを特徴として構成される。

しかし、ベース・コレクタ間に強い逆バイアス電圧を印加し、空乏層がベース3に拡がると、ベースに強い電界がかかり、超格子のベースは負性抵抗を示し、従ってコレクタ抵抗が負性抵抗を示す。

バリア4は、空乏層の拡がりによってベース3の電界がエミッタ4にとどく、いわゆるパンチスルー現象を起すことによってエミッタ・コレクタ電流がベース電圧によって制御できなくなる効果を防止するために設けたものである。

第3図は本第2の発明の一実施例のトランジスタのエネルギーバンド図である。

この実施例は、超格子ベースの井戸の深さ(第3図の超格子ベース領域の下側の線)を一定に保ったまま超格子ベースのバンドギャップをエミッタ側からコレクタに向い従って段々狭くしている。

この条件によると、ベースにビルトイン電界が存在しているので、ベース・コレクタ間に強い逆

バイアス電界を印加しなくもベースに注入された電子は強く加速され、従って負性抵抗が生ずる。

(実施例)

次に、本発明の実施例について説明する。

第1図は本第1の発明の一実施例の断面図である。

第1図において、1はGaAs半絶縁性基板、2はN型GaAsのコレクタ、3は $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($x=0.3$)とGaAsとを50Åの厚さずつ交互に成長した超格子層でかつP型不純物をドーブしたP型ベース、4はN型 $\text{Al}_y\text{Ga}_{1-y}\text{As}$ ($y\approx 0.4$)で20Åの極度に薄く形成されたバリア層、5はN型GaAsのエミッタである。

第2図は第1図に示す実施例のエネルギーバンド図である。

第2図を用いて第1図に示す実施例の動作について説明する。

NPN型の場合、キャリアとしての電子は、エミッタ5から超格子のベース3を通してコレクタ2に注入される。通常の動作条件ではベース3に電界が存在しないので、超格子ベースには負性抵抗

バイアス電界を印加しなくもベースに注入された電子は強く加速され、従って負性抵抗が生ずる。

(発明の効果)

以上説明したように、本発明によれば、ベース領域の負性抵抗によりコレクタ抵抗が負性抵抗を示すので、高速動作し、高周波特性に優れた負性抵抗バイポーラトランジスタが得られる。

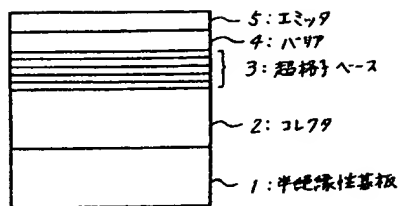
4. 図面の簡単な説明

第1図は本第1の発明の一実施例の断面図、第2図は第1図に示す実施例のエネルギーバンド図、第3図は本第2の発明の一実施例のトランジスタのエネルギーバンド図である。

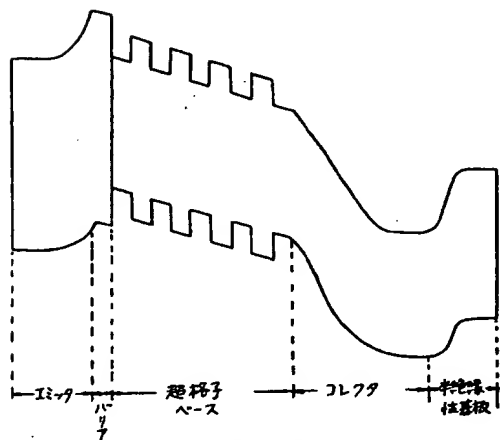
1 …… 半絶縁性基板 (GaAs)、2 …… コレクタ (N型GaAs)、3 …… ベース (超格子層)、4 …… バリア層 (N型 $\text{Al}_y\text{Ga}_{1-y}\text{As}$)、5 …… エミッタ (N型GaAs)。

代理人 弁理士 内 原

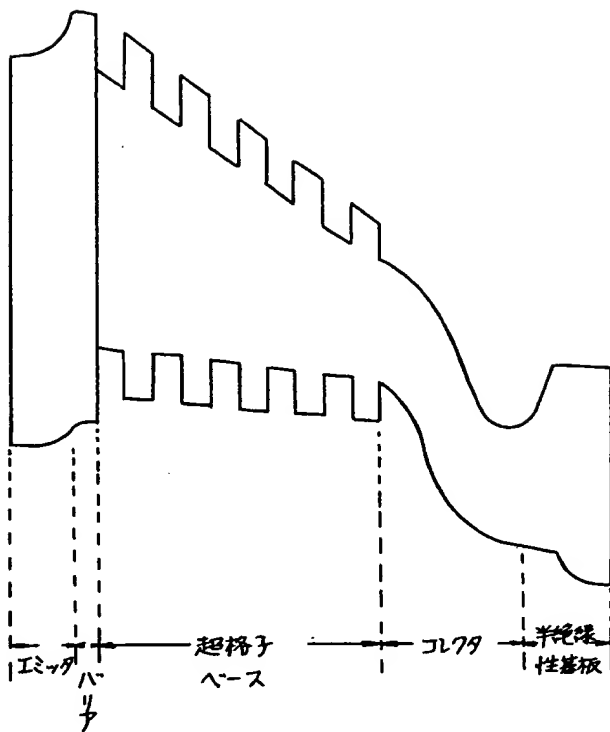




第1図



第2図



第3図